

ИНСТИТУТ ТОЧНОЙ МЕХАНИКИ И ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ

АКАДЕМИИ НАУК СССР

В.К. ЗЕЙДЕНБЕРГ А.Н. ЗИМАРЕВ

Е.П. ЛАНДЕР Ю.И. СЕНАТОРОВ

АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО  
ПАРАЛЛЕЛЬНОГО ТИПА НА  
ПОЛУПРОВОДНИКОВЫХ  
ПРИБОРАХ

МОСКВА — 1957

ИНСТИТУТ ТОЧНОЙ МЕХАНИКИ И ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ

АКАДЕМИИ НАУК СССР

В.К. Зейденберг, А.Н. Зимарев,

Е.П. Ландер, Ю.И. Сенаторов

АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО ПАРАЛЛЕЛЬНОГО ТИПА

НА ПОЛУПРОВОДНИКОВЫХ ПРИБОРАХ

Москва - 1957

АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО ПАРАЛЛЕЛЬНОГО ТИПА  
НА ПОЛУПРОВОДНИКОВЫХ ПРИБОРАХ

Приведены основные сведения по разработке и экспериментальному исследованию работы элементарных схем на полупроводниковых триодах (динамического триггера, формирователя, вентиляй и др.), а также построенного на этих схемах макета параллельного арифметического устройства и упрощенного устройства управления.

Результаты исследований показывают, что можно проектировать арифметические устройства и устройства управления на описанных схемах.

A PARALLEL ARITHMETIC UNIT ON TRANSISTOR CIRCUITS

A set of transistor circuits (a dynamic trigger, shaper, gates and so on) have been developed, and an experimental model of parallel arithmetic and control units built and tested.

The results of the experimental study show that from such circuits computer arithmetic and control units can be designed.

---



---

## Введение

Целью работы являлось создание и проверка элементарных схем на полупроводниковых триодах, обладающих возможно большим быстродействием. Наряду с этим схемы должны были отвечать всем тем требованиям в отношении надежности, возможно меньшей чувствительности к изменению питающих напряжений и т.д., которые обычно предъявляются к схемам такого рода.

В основу разрабатываемых схем был положен динамический принцип работы, позволяющий создавать наиболее простые и высокочастотные схемы. В схемах были применены точечные триоды, которые дают возможность работать на более высоких частотах, чем существующие типы плоскостных триодов.

### I. Элементарные схемы

*1. Динамический триггер.* - Работа динамического триггера основана на свойстве емкости  $C$  в течение некоторого времени удерживать заряд (рис.1). По существу эту схему можно рассматривать как вентиль совпадения, на один из входов которого подаются импульсы с фиксированной частотой повторения\*, синхронизирующие работу схемы. На другой вход подается напряжение с емкости  $C$ . Если емкость разряжена, то вентиль открыт и, следовательно,

---

\* В дальнейшем мы будем называть их главными импульсами (ГИ).

импульсы ГИ на выход не проходят (положение "0"). Если же зарядить емкость, то вентиль откроется и на выходе появится серия импульсов с ча-

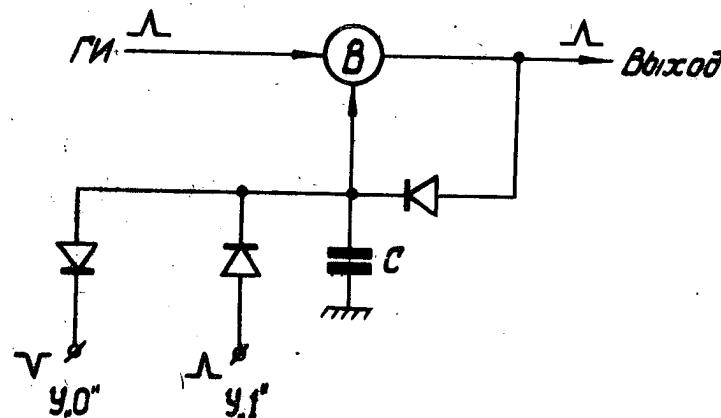


Рис.1. Блок-схема динамического триггера  
стотой импульсов ГИ (положение "1").

Как видно из принципиальной схемы (рис.2), триод включен по схеме с заземленной базой, что при применении точечных триодов является наиболее рациональным с точки зрения усиления мощности. Триод закрыт положительным

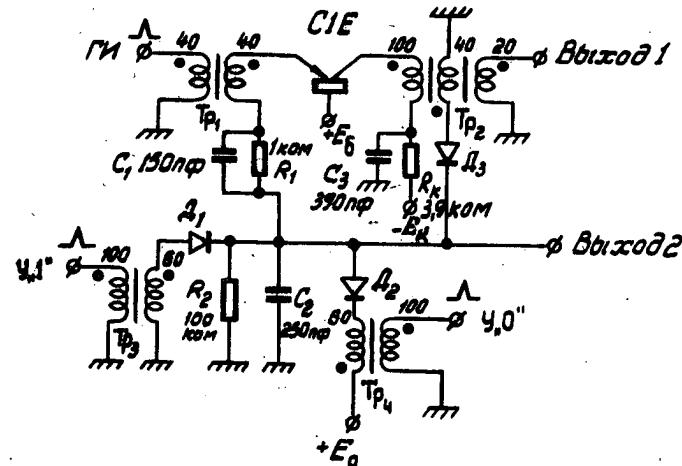


Рис.2. Принципиальная схема триггера

напряжением базы E<sub>б</sub>. Положительные импульсы ГИ подаются на эмиттер триода через трансформатор Тр<sub>1</sub>. В цепь эмиттер-база последовательно с вторичной обмоткой трансформатора Тр<sub>1</sub> включена основная емкость C<sub>2</sub>, параллельно соединенная с большим разрядным сопротивлением R<sub>2</sub>.

Для установки триггера в положение "1" на емкость  $C_2$  через диод  $D_1$  подается положительный импульс "установка в положение 1" (У"1"), который заряжает емкость до потенциала  $U_{C_2} \approx E_b$ . При этом импульсы ГИ могут пройти беспрепятственно через триод. После окончания импульса У"1" емкость  $C_2$  начинает разряжаться с постоянной времени, определяемой цепью разряда.

Для того чтобы триггер мог находиться в положении "1" неограниченно долго, требуется периодическая подзарядка емкости  $C_2$  положительными импульсами, поступающими с вторичной обмотки выходного трансформатора  $T_{p_2}$  на емкость  $C_2$  через диод  $D_3$ .

Установка триггера в положение "0" производится отрицательным импульсом, подаваемым на емкость  $C_2$  через диод  $D_2$ . Постоянная времени разряда при этом мала. Чтобы диод  $D_2$  был закрыт при максимальном напряжении на емкости, на его катод подается положительное запирающее напряжение  $E_o > U_{C_2 \text{ макс}}$ . Для уменьшения напряжения  $U_{C_2 \text{ мин}}$  в схеме предусмотрено дополнительное сопротивление  $R_2 = 100 \text{ к}\Omega$ .

Величина емкости  $C_2$  равна 250  $\text{nF}$ . При определении величины емкости приходится учитывать, что если с точки зрения уменьшения мощности заряжающих и разряжающих емкость импульсов желательно, чтобы эта величина была возможно меньшее, то с точки зрения увеличения постоянной времени разряда она должна быть возможно большей. Увеличение же постоянной времени за счет увеличения сопротивления нежелательно, так как при этом возрастает зависимость работы схемы от смены диодов и триода, и кроме того, уменьшается мощность емкостного выхода, к которому подключено несколько вентилей совпадения.

В качестве элементов связи применены импульсные трансформаторы. Обмотки трансформатора намотаны на двойной сердечник размером 4 x 7  $\text{мм}$  из оксифера 1000. Первичная обмотка, включенная в цепь коллектора, имеет 100 витков (трансформатор  $T_{p_2}$ ). Количество витков вторичных обмоток определя-

ется нагрузкой, на которую работает триод; в рассматриваемой схеме вторичная обмотка в цепи регенерации имеет 40 витков, выходная обмотка - 20 витков.

Для стабилизации темнового тока коллектора в цепь коллектора последовательно с трансформатором включено сопротивление  $R_K$ , шунтируванное емкостью  $C_3$ .

Для улучшения формы выходного импульса между основной емкостью  $C_2$  и трансформатором  $T_{P1}$  включена цепочка  $R_1, C_1$ .

При снятии технических характеристик динамического триггера определяется так называемый "запас надежности" или "базовый запас", наиболее полно характеризующий работу триггера. Для этого на схему динамического триггера подаются только импульсы ГИ, изменяется напряжение базы и фиксируются два значения напряжения, одно из которых соответствует перебросу триггера в положение "1" ( $U_{b1}$ ), другое - перебросу триггера в положение "0" ( $U_{b0}$ ). Очевидно, всегда  $U_{b0} > U_{b1}$ . Разность  $U_{b0} - U_{b1}$  мы называем базовым запасом триггера. При отсутствии нагрузки базовой запас триггера должен быть не менее 3 в.

Динамический триггер имеет следующие технические характеристики:

а) Триггер устойчиво работает при изменении частоты повторения импульсов ГИ в диапазоне от 150 до 1200 кГц (рис.3). На этом рисунке, так же как и на рис. 4 и 5, приведены кривые, соответствующие трем разным триодам и характеризующие разброс параметров триодов типа С1Е, взятых из одной партии. Частота повторения запускающих импульсов в схемах со счетным входом может изменяться от нуля до частоты повторения импульсов ГИ.

б) Параметры входных импульсов: импульсы ГИ - частота повторения 500 кГц, амплитуда 2 в, длительность 0,3 мксек; импульсы у "1" и у "0" - амплитуда 7-8 в и длительность 0,5 мксек. Амплитуду импульсов ГИ следует выдерживать с точностью  $\pm 25\%$ .

В отношении амплитуды и длительности к импульсам ГИ предъявляются наиболее жесткие требования, так как вследствие недостаточно хороших формирующих свойств триггера они определяют форму импульсов на выходе схемы.

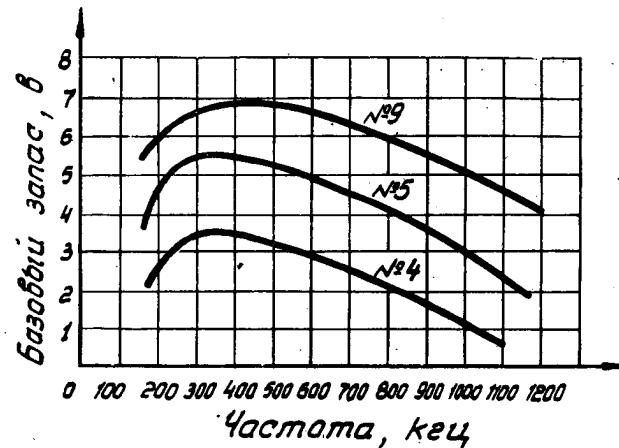


Рис.3. Зависимость базового запаса триггера от частоты

Ввиду низкого входного сопротивления триггера источник импульсов ГИ должен быть достаточно мощным.

- в) Время задержки импульсов ГИ при прохождении через схему триггера 0,1-0,15 мксек. Длительность выходных импульсов 0,5-0,6 мксек.
- г) Зависимость базового запаса триггера от активного сопротивления, подключенного к вторичной обмотке выходного трансформатора с коэффициентом трансформации 5 : 1, показана на рис. 4. На рис. 5 дана зависимость базо-

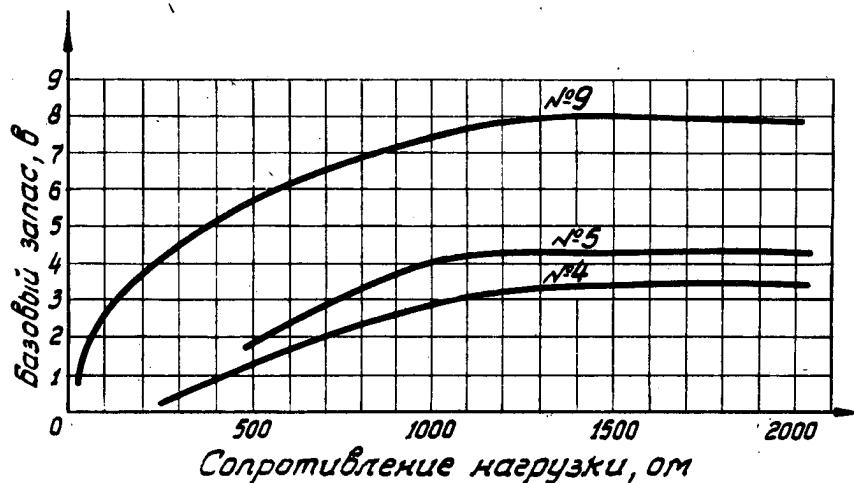


Рис.4

вого запаса от емкостной нагрузки (при том же трансформаторе).

д) Схема не критична к изменению питающих напряжений. При отсутствии нагрузки базовый запас схемы 3-5 в. При максимальной нагрузке изменение базового напряжения допускается в пределах  $\pm 10\%$ .

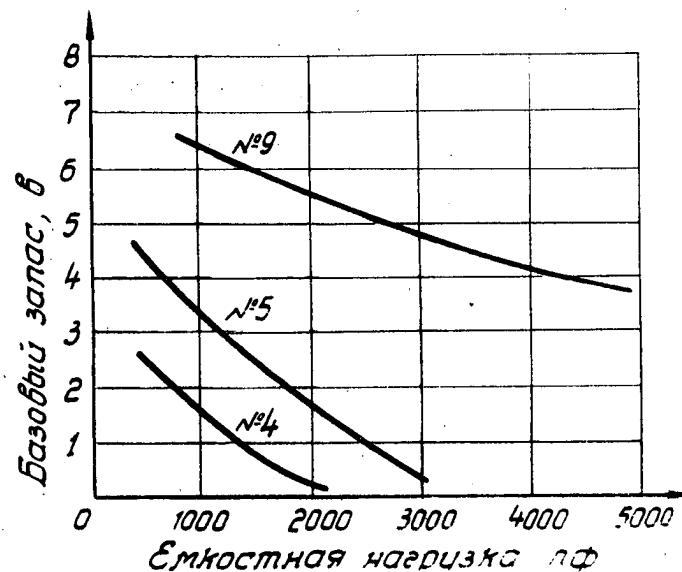


Рис. 5

е) Для исследования вопроса о взаимозаменяемости триодов в одной и той же схеме триггера были испытаны три партии триодов типов С1Е, С1Д, С2Б по 50 шт. каждая. Базовый запас более 3 в имели 90 % триодов типа С1Е, 60 % типа С1Д и 86 % типа С2Б.

На рис. 6 приведены осциллограммы работы динамического триггера.

2. Синхронизатор импульсов. - Схема синхронизатора импульсов (рис.7) отличается от схемы динамического триггера лишь тем, что вместо положительных импульсов регенерации на основную емкость подаются с выхода отрицательные импульсы. Подлежащие синхронизации импульсы, поступающие на вход схемы в произвольный момент времени, заряжают емкость и устанавливают схему в положение "1". Первый импульс ГИ, прошедший через схему после

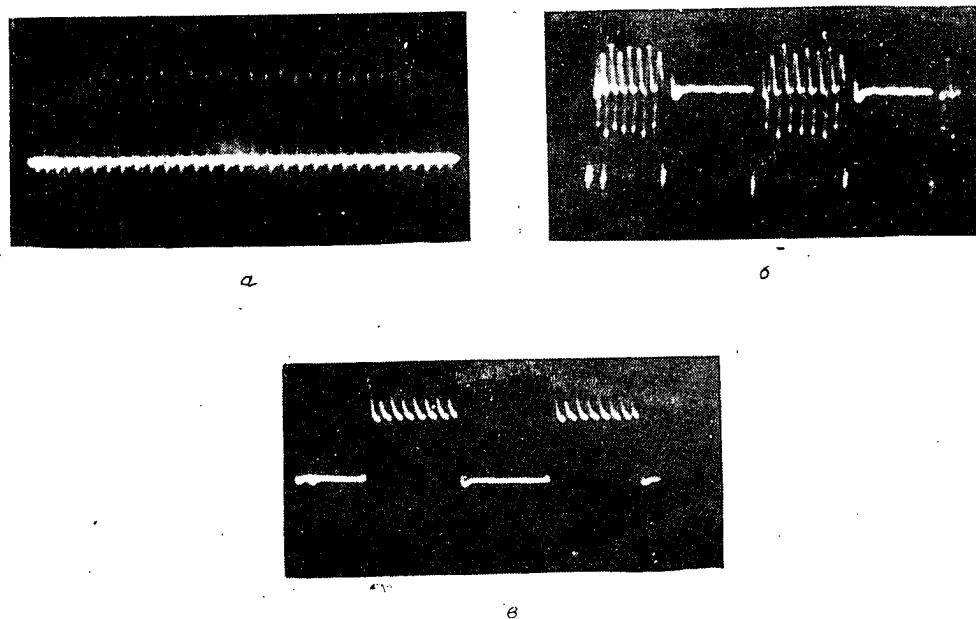


Рис. 6. Осциллографмы работы триггера.  
а - ГИ, частота 500 кц, амплитуда 2 в; б - выходные импульсы,  
амплитуда 5 в; в - напряжение на основной емкости, амплитуда  
перепада 4 в

установки ее в положение "1", поступает на емкость через диод  $A_2$ , разряжает ее и устанавливает схему в положение "0". При этом на выходе схемы появляется импульс, по времени совпадающий с импульсом ГИ, если не считать задержку самой схемы.

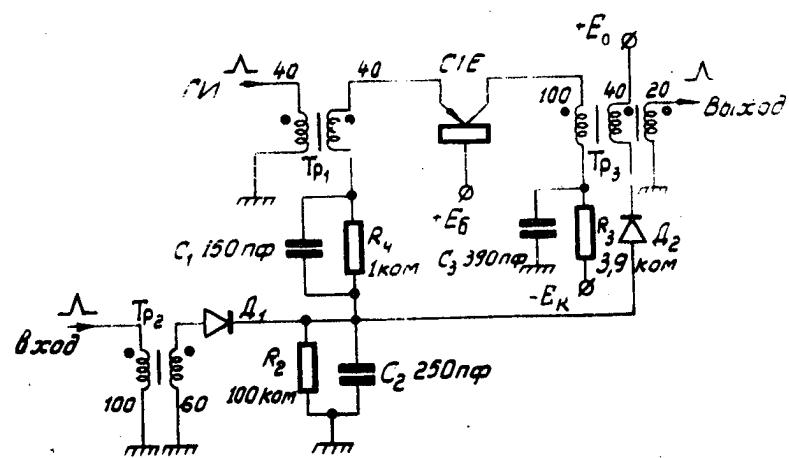


Рис. 7

Технические характеристики схемы синхронизатора примерно такие же, как и схемы динамического триггера.

**3. Формирователь импульсов.** - Формирователь импульсов предназначен для усиления мощности и восстановления стандартной формы импульсов, ослабленных и искаженных промежуточными цепями. Работа схемы основана на использовании отрицательного участка входной вольт-амперной характеристики, которой обладают точечные триоды при наличии сопротивления в цепи базы. Схема формирователя приведена на рис.8.

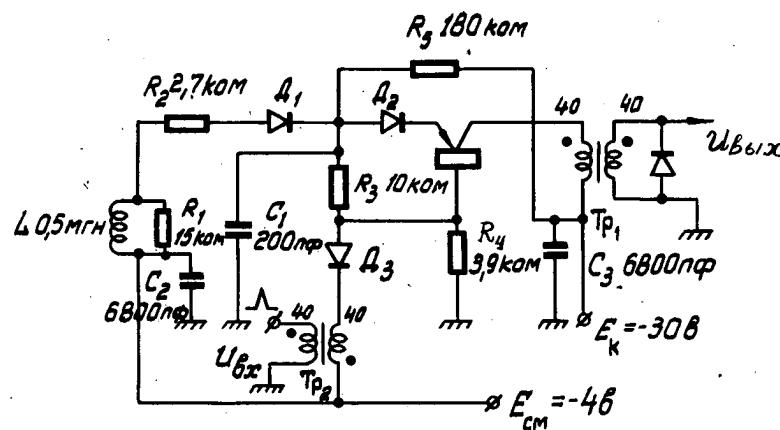


Рис.8

Особенностью данной схемы по сравнению со схемами, описанными в литературе [5], является то, что для увеличения надежности схемы введен делитель напряжения  $R_3 - R_5$ , смещающий рабочую точку в левую часть  $N$ -обратной характеристики, и что для повышения рабочей частоты схемы предусмотрена корректирующая цепочка  $R_2L$ , через которую происходит разряд емкости  $C_1$ .

Входной сигнал подается на базу триода. Схема работает устойчиво при амплитуде входного сигнала, превышающей 2,5 в. Схема не реагирует на входной сигнал меньше 1 в.

Амплитуда выходного импульса в режиме холостого хода составляет 20–25 в. На рис. 9 и 10 показана зависимость величины выходного сигнала от изменения омической и емкостной нагрузок. Нагрузочное сопротивление схемы,

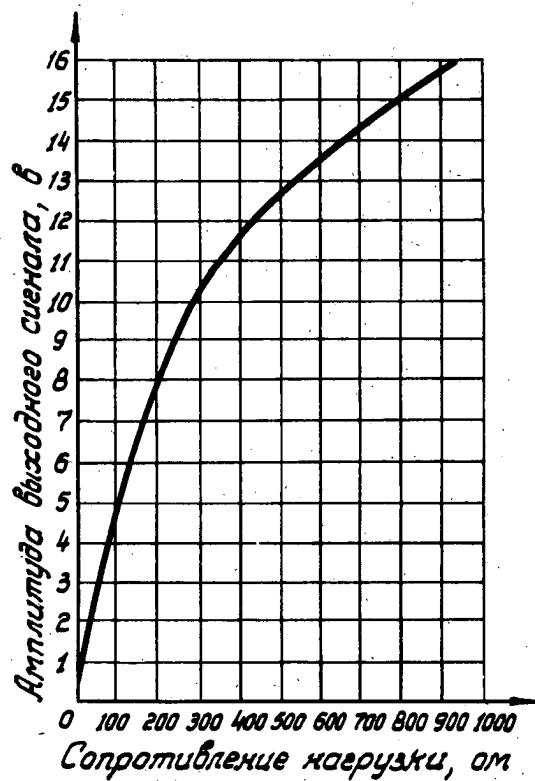


Рис. 9

при котором в нагрузке выделяется максимальная мощность в импульсе (350 мвт), составляет 200–300 ом. Входное сопротивление при работе фактически больше, чем сопротивление базы  $R_4 = 3,9 \text{ к}\Omega$ . Коэффициент усиления мощности  $K_p = \frac{P_{\text{ИМП.ВЫХ}}}{P_{\text{ИМП.ВХ}}}$  в рассматриваемой схеме приблизительно равен 2000. Длительность выходного импульса определяется в основном величиной емкости  $C_1$ ; в данной схеме она равна 0,3–0,5 мксек. В интервале между импульсами напряжение на емкости  $C_1$  восстанавливается с постоянной времени, определяемой в основном величиной сопротивления  $R_2$ . При значениях  $R_2 = 10 \text{ к}\Omega$  и  $C_1 = 200 \text{ н}\Phi$  рабочая частота составляет 200 кгц. При значениях  $R_2 = 2,7 \text{ к}\Omega$  и  $C_1 = 200 \text{ н}\Phi$  максимальная рабочая частота достигает 500 кгц. Минимальная величина сопротивления  $R_2$  зависит от свойств триода; для большинства триодов одной пар-

личина составляет 2,7 к<sub>ом</sub>; при дальнейшем уменьшении  $R_2$  работа схемы становится неустойчивой.

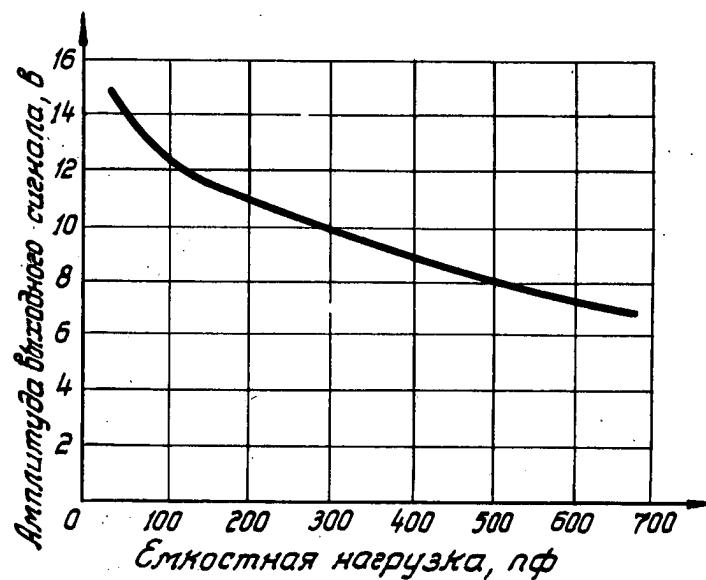


Рис.10

Допуск на изменение питающих напряжений составляет  $\pm 15\%$ . При величине сопротивления  $R_2 = 2,7$  к<sub>ом</sub> из 100 триодов одной партии без изменения параметров схемы работало 20 триодов; при увеличении величины сопротивления  $R_2$  до 10 к<sub>ом</sub> - 60 триодов.

4. Усилитель. - Усилитель собран на полупроводниковом триоде, включенным по схеме с заземленной базой (рис.11). Входное сопротивление усилите-

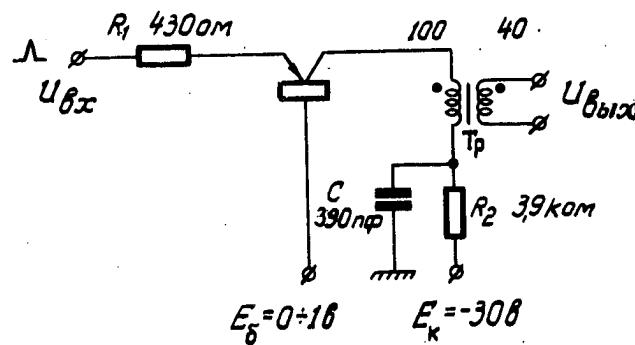


Рис.11

ля определяется сопротивлением  $R_1$ , предназначенным для подавления генерации схемы, и сопротивлением эмиттер-база. На базу усилителя подается положительное напряжение, не допускающее прохождения ложных сигналов. В усилителе могут быть использованы точечные триоды различных типов. Изменение питающих напряжений допустимо в пределах  $\pm 20\%$ . Амплитудная характеристика усилителя приведена на рис. 12.

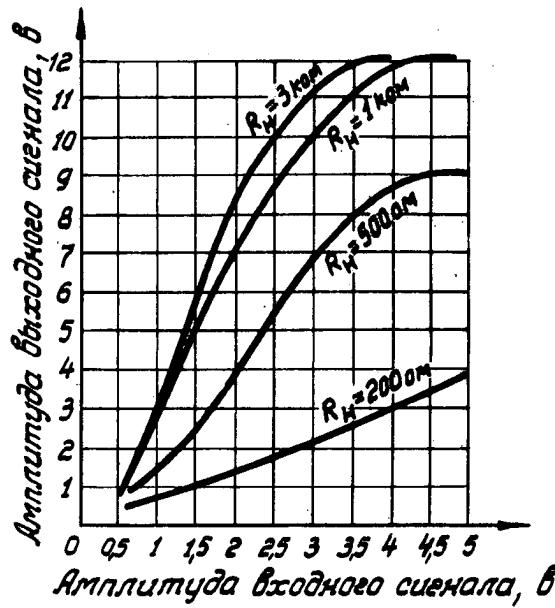


Рис. 12

### 5. Вентили.

#### a) Потенциально-импульсный параллельный диодный вентиль совпадения.

Управляющими сигналами в этой схеме (рис. 13) являются сигналы  $U_1$  и  $U_2$ , из которых первый представляет собой потенциал, подаваемый с основной емкости динамического триггера, а второй (величиной не менее 5 в) поступает в виде импульсов с других логических элементов. При отсутствии управляющих сигналов потенциалы точек  $A$  и  $B$  уравниваются введением источника напряжения  $E_2$ . Для того чтобы сопротивления этих точек относительно земли были одинаковыми, вводится сопротивление  $R_2$ .

Количество витков обмоток трансформатора  $T_{p1}$  (40:40) выбрано, исходя из общих соображений согласования сопротивлений. Допуски по питающим напряжениям не должны выходить за пределы  $\pm 15\%$ .

б) Импульсный параллельный диодный вентиль совпадения. Схема вентиля отличается от описанной выше тем, что в ней отсутствуют источник напряже-

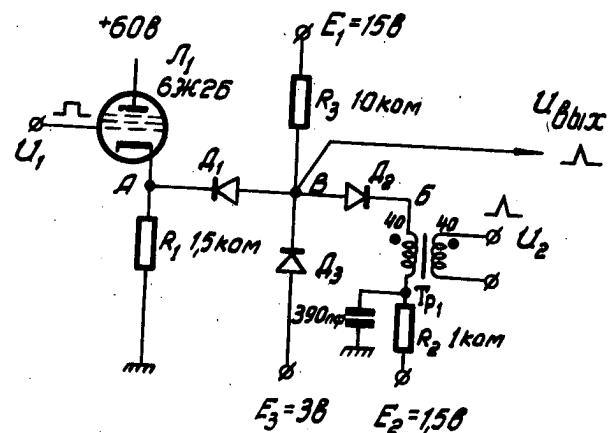


Рис. 13

ния  $E_2$  и сопротивление  $R_2$ , а сопротивление  $R_1$  заменено трансформатором  $T_{P_1}$  (рис.14). Эти изменения обусловлены характером управляющего сигнала  $U_1$ , который является импульсным сигналом и поступает с таких же логических

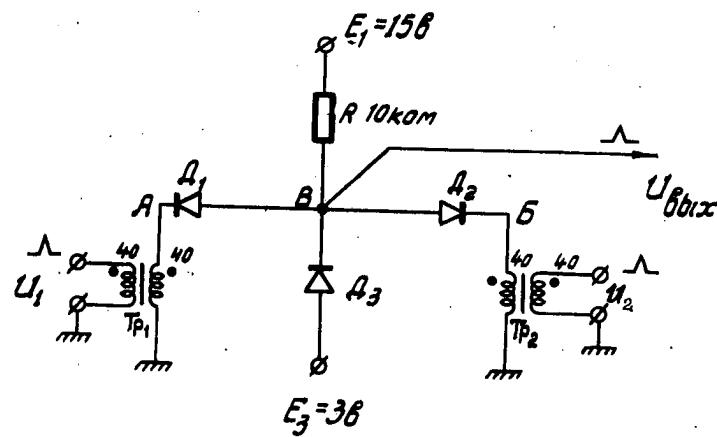


Рис. 14

элементов, что и сигнал  $U_2$  в предыдущей схеме. Допуски по питающим напряжениям те же, что и выше.

в) Вентиль несовпадения. В схеме вентиля несовпадения (рис.15) управляющий сигнал  $U_1$  проходит на выход только при отсутствии управляющего

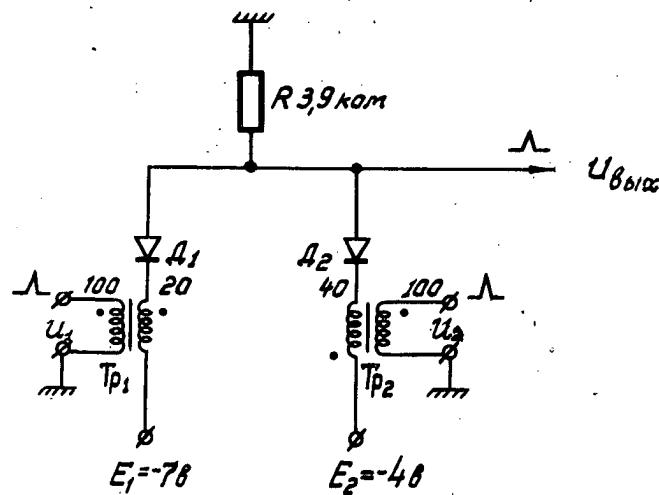


Рис. 15

сигнала  $U_2$ . При наличии сигнала  $U_2$  положительный сигнал  $U_1$  компенсируется отрицательным сигналом  $U_2$ . Если сигналы  $U_1$  и  $U_2$  отсутствуют, диод  $D_2$  закрыт, а диод  $D_1$  открыт. Величины напряжений источников питания  $E_1$  и  $E_2$  подобраны, исходя из наилучшего соотношения полезного и ложного сигналов; отклонение от их номинальных значений допускается в пределах  $\pm 15\%$ . Осциллограммы напряжений, характеризующие работу вентиля, приведены на рис. 16.

г) Триодный вентиль совпадения. Сигнал  $U_2$  триодного вентиля совпадения (рис.17) снимается с накапливающей емкости  $C_1$  динамического триггера. Сигнал  $U_1$  поступает с других логических элементов. Напряжение источника смещения базы несколько меньше суммы напряжений сигналов  $U_1$  и  $U_2$ . Полезный сигнал на выходе появляется при наличии двух управляющих сигналов.

Схема критична к величине управляющих сигналов и изменению напряжения базы. Изменение напряжения базы допускается в пределах  $\pm 10\%$ , изменение

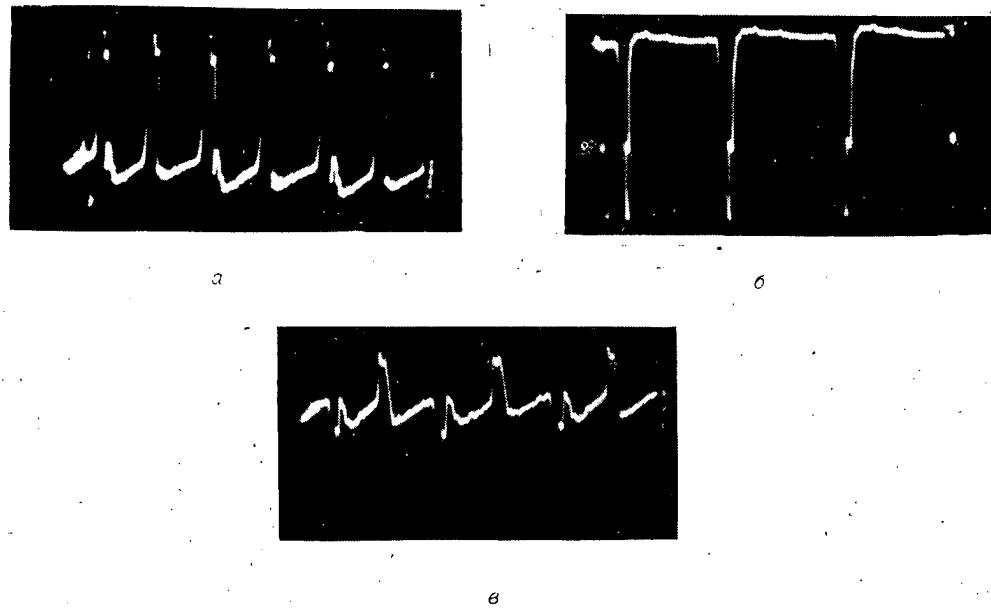


Рис. 16. Осцилограммы напряжений в схеме вентиляя несовпадения.  
а -  $U_{C_1}$ , частота 120 кГц, амплитуда 5 в; б - на запрещающем  
входе  $U_{C_2}$ , частота 60 кГц, амплитуда 8 в; в - на выходе схемы,  
амплитуда рабочего сигнала 4 в

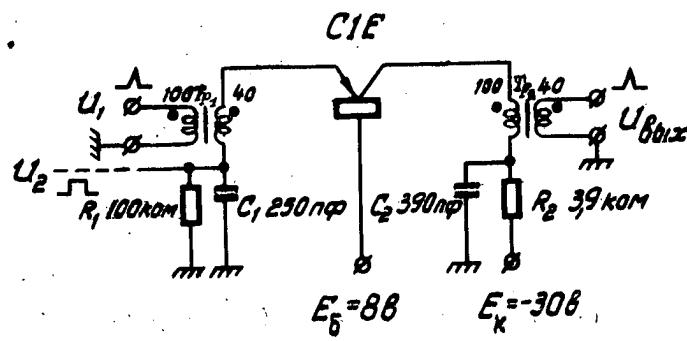


Рис. 17

напряжения  $E_K$  - в пределах  $\pm 20\%$ . Осциллограммы напряжения, характеризующие работу вентиляя, приведены на рис. 18.

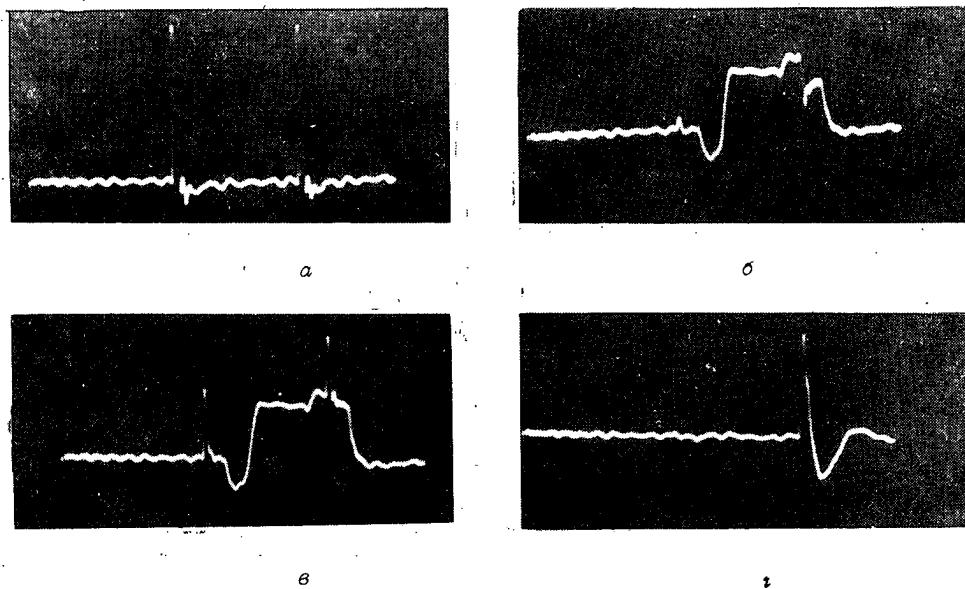


Рис.18. Осциллографмы напряжений в схеме триодного вентиля  
совпадения.  
а - на вторичной обмотке входного трансформатора, частота  
100 кГц, амплитуда 5 в; б - на емкости  $C_1(U_{C_2})$ , амплитуда  
4 в; в - на эмиттере триода; г - на выходе, амплитуда 5 в

## II. Основные узлы макета

1. *Регистр со сдвигом\**. - Регистр со сдвигом осуществляет операции: приема числа, хранения его, сдвига числа на заданное количество разрядов и выдачи числа.

При приеме числа код числа в форме кратковременных импульсов поступает по параллельным шинам через входные вентили  $B_1$  на единичные входы триггеров  $T$  (рис.19). Для разрешения приема числа на вентили  $B_1$  подается импульс приема числа (ПЧ). Ввиду того, что при прохождении через вентиль мощность импульса уменьшается, после вентиля поставлены усилитель  $Y_1$  и формирователь  $\Phi_1$ .

\* В регистре сдвига, как и во всех последующих схемах, используются описанные выше элементарные схемы.

Для осуществления сдвига из устройства управления на вентили  $B_2$  подаются импульсы сдвига, по фазе совпадающие с импульсами ГИ. На выходе вентилей  $B_2$  импульсы переноса появляются только в тех разрядах, триггеры которых стоят в положении "1". Импульсы переноса проходят далее через линию задержки на вход усилителя  $U_1$  следующего разряда. При этом импульс задерживается на 1мкsec, т.е. на двойную длительность импульса. Через 0,5 мкsec после прихода импульса сдвига на все разряды одновременно подаются.

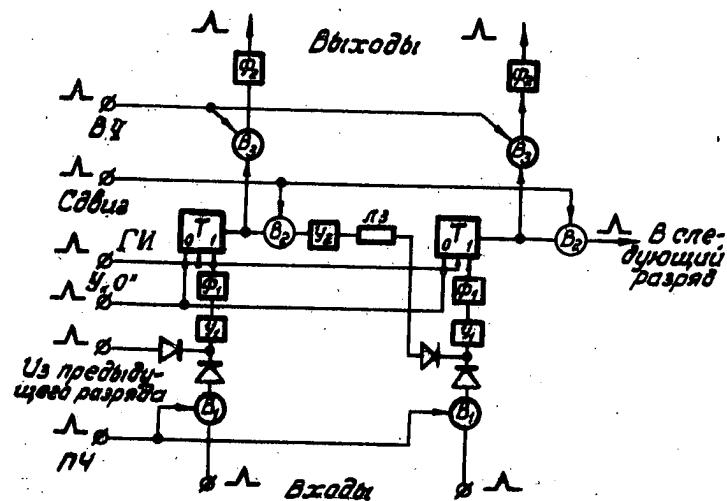


Рис. 19

импульсы У "0", устанавливающие триггеры в положение "0". Время запаздывания импульса У "0" взято равным длительности импульса сдвига для того, чтобы установка триггеров в положение "0" не влияла на работу вентилей  $B_2$ .

Вентили  $B_3$ , на входы которых подаются напряжения с емкости триггеров и импульсы ВЧ из устройства управления, осуществляют выдачу числа с регистра.

По рассматриваемой схеме был собран регистр на 5 разрядов, каждый разряд которого содержал 6 полупроводниковых триодов и 12 диодов. Регистр устойчиво работал при изменении частоты импульсов сдвига от 0 до 500 кгц.

При этом цепь сдвига замыкалась подачей импульса переноса с выхода последнего разряда на вход первого.

Осциллограммы на рис.20 показывают работу регистра при сдвиге двух кодов.

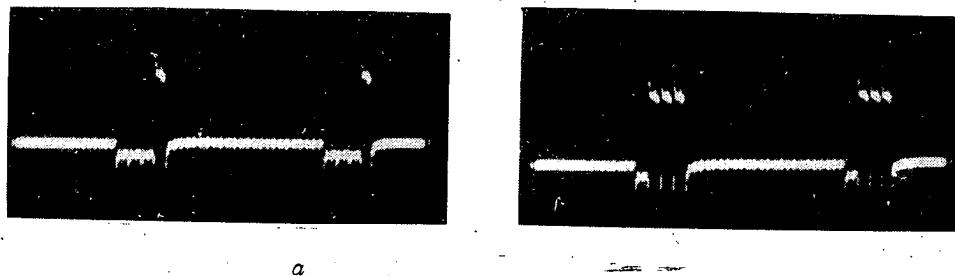


Рис.20. Осциллограммы на основной емкости триггера 5-го разряда при сдвиге кода.  
а - 00001, частота ГИ 500 кц, амплитуда 5 в; б - 00111, частота ГИ 500 кц, амплитуда 5 в

2. Сумматор. В сумматоре выполняются операции: приема, сложения и выдачи чисел. Все разряды числа подаются на вход сумматора одновременно. Скелетная схема двух разрядов сумматора приведена на рис.21.

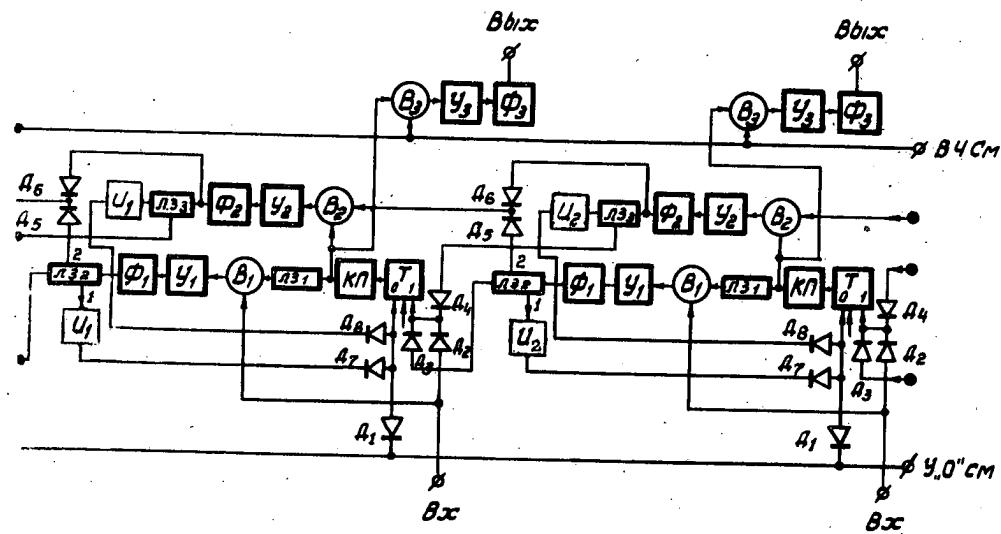


Рис.21

Предположим, что нам нужно сложить два числа 11 + 11 и что в сумматоре стоит код 00. При приеме первого числа на входную клемму "вх" каждого разряда поступает положительный импульс, устанавливающий триггер в полож-

жение "1". Одновременно в каждом разряде на один вход вентиля поразрядного переноса  $B_1$  подается импульс, а на второй вход подается потенциал, поступающий через катодный повторитель с емкостного выхода триггера. Импульсы кода первого числа не могут пройти через вентили  $B_1$ , так как триггеры перед этим стояли в положении "0". Для того, чтобы на выходе вентиля не появился ложный сигнал во время переходного процесса в триггере, изменение потенциала на основной емкости триггера задерживается в линии задержки  $LZ_1$  на время 0,5 мксек, равное длительности входного импульса. Импульсы кода второго числа подаются на те же входы вентиля  $B_1$ , но так как триггеры находятся в положение "1", то импульсы пройдут через эти вентили. Образовавшиеся таким образом импульсы поразрядного переноса поступают на линии задержки  $LZ_2$ , которые имеют по два отвода. С отвода 1 импульс переноса подается на нулевой вход триггера и устанавливает его в положение "0". Этот импульс задерживается в линии задержки также на время, равное 0,5 мксек, и приходит на нулевой вход после окончания импульса на единичном входе триггера. С отвода 2 импульс переноса подается на вентиль  $B_2$  цепочки сквозного переноса, повышающей быстродействие сумматора. Этот импульс задержан относительно импульса У "0" также на время длительности импульса (0,5 мксек) и приходит на вентиль сквозного переноса, когда триггер надежно установлен в положение "0" импульсом поразрядного переноса. С конца линии задержки импульс поразрядного переноса подается на единичный вход триггера следующего разряда. Общая задержка импульса поразрядного переноса равна 1,5 мксек.

Установка всего сумматора в положение "0" осуществляется подачей отрицательного импульса на шину У"0"См.

Для выдачи числа из сумматора на шину ВЧСм подается положительный импульс, открывающий вентили выдачи  $B_3$  в тех разрядах, триггеры которых стоят в положении "1".

Все вентили в сумматоре диодные. Вентиль сквозного переноса установлен на емкостном выходе триггера, так как фаза импульса сквозного переноса может меняться в большом диапазоне, и параллельную диодную схему на два импульсных входа использовать нельзя. Между емкостным выходом триггера и вентилем установлен катодный повторитель на лампе 6Ж2Б, согласующий низкое входное сопротивление вентиля с высоким (100 ком) выходным сопротивлением емкостного выхода триггера.

В макете был экспериментально исследован сумматор на 5 разрядов. Сумматор устойчиво работал в режиме накопителя при частоте подачи чисел от 0 до 250 киц. Время задержки импульса сквозного переноса при прохождении через один разряд составляло 0,2 мксек в основном за счет усилителя, период которого нормально закрыт, чтобы не проходили ложные сигналы с вентиля совпадения.

Один разряд сумматора имеет 1 электронную лампу, 7 полупроводниковых триодов и 24 диода.

На рис. 22 приведена осциллограмма работы 5-го разряда сумматора при подаче на вход кода 11111.

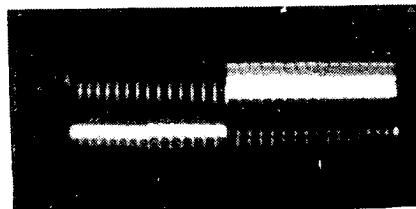


Рис.22. Осциллограмма напряжения на основной емкости триггера 5-го разряда сумматора.  
Частота ГИ 500 киц. Амплитуда сигналов 5 в.

3. Счетчик. - Схема счетчика аналогична схеме сквозного переноса сумматора. Первый и второй разряды счетчика показаны на рис.23. Все разряды счетчика, кроме первого, одинаковы. Каждый разряд счетчика имеет одну электронную лампу 6Ж2Б, 4 триода и 10 диодов.

Входные импульсы подаются одновременно на единичный вход триггера 1-го разряда и на вентиль переноса этого же разряда. Скорость счета определя-

ется в основном величиной задержки импульса переноса при прохождении его по цепочке переносов.

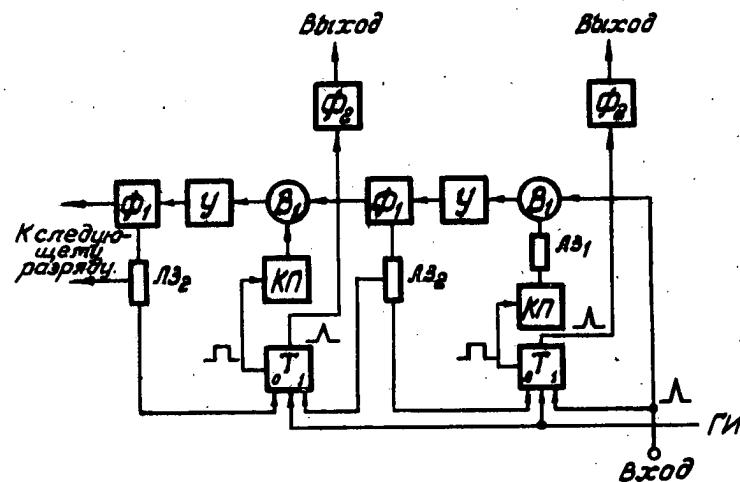


Рис.23

В макете четырехразрядный счетчик работал на дешифратор, на который подавались сигналы с импульсных выходов триггеров. Эти сигналы предварительно усиливались в формирователях, с которых снимались по два импульса разной полярности.

Счетчик работал при изменении частоты входных импульсов от 0 до 500 кц/с.

Осциллограммы работы счетчика приведены на рис.24.

**4. Дешифратор.** - Дешифратор преобразует параллельные коды двоичных чисел, снимаемые с выходов счетчика, в последовательные во времени импульсы на выходах дешифратора. За один цикл работы счетчика на всех выходах дешифратора поочередно появляется по одному импульсу.

Сигналы в виде наличия или отсутствия серии импульсов подаются через формирователи  $\Phi$  на диодную матрицу (рис.25), которая представляет собой

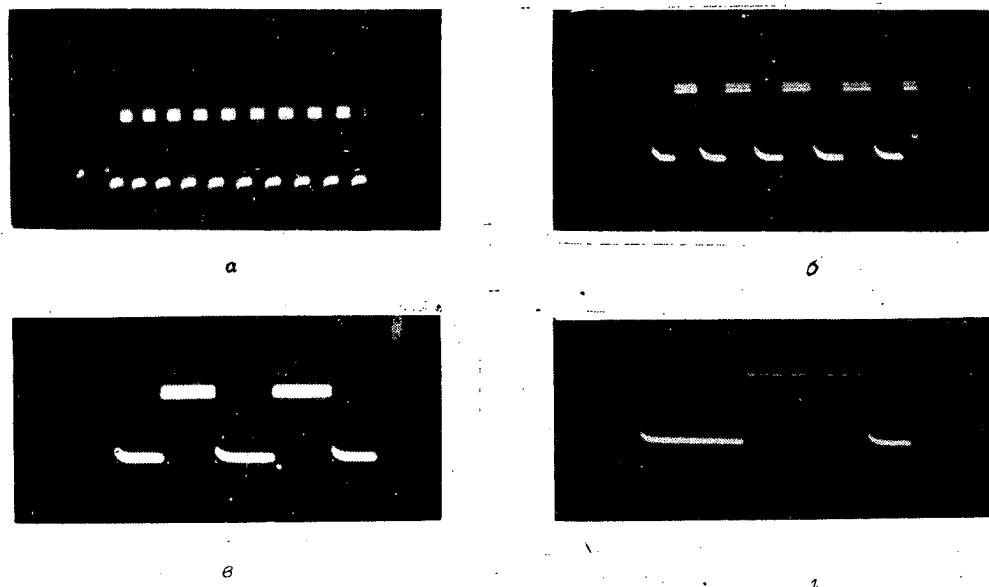


Рис. 24. Осциллограммы напряжений на основной емкости триодов.  
а - 1-й разряд; б - 2-й разряд; в - 3-й разряд; г - 4-й разряд

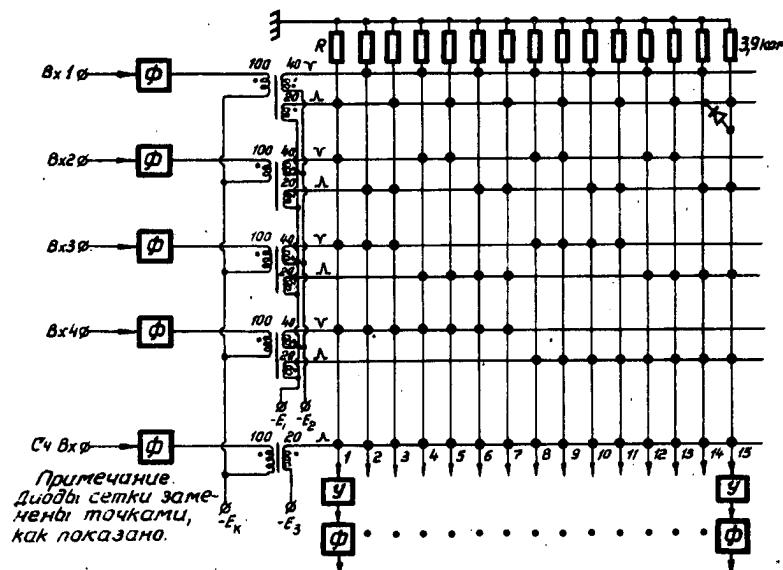


Рис. 25

ряд вентилей совпадения и несовпадения, имеющих по 5 входов. С каждого выхода формирователя снимается положительный и отрицательный импульсы. Отрицательный импульс подается на запрещающие входы вентилей несовпадения, поэтому его амплитуда должна быть значительно больше, чем амплитуда положительного импульса.

Самый нижний ряд диодов образует вентили совпадения для выделения одного импульса на выходах дешифратора, когда счетчик работает с меньшей частотой, чем частота следования импульсов ГИ. На каждом выходе дешифратора ставится усилитель и формирователь импульсов. На базу усилителя подается запирающее напряжение  $E_b = 4$  в для отсечки ложных сигналов. В матрице макета были использованы диоды ДГЦ-8, обладающие малым прямым и большим обратным сопротивлением.

### III. Макет арифметического устройства

Для проверки описанных выше узлов в комплекте был построен и экспериментально исследован макет арифметического устройства (АУ) на пять разрядов (рис.26). Макет состоял из регистра  $P_1$ , регистра со сдвигом  $P_2$ , сумматора

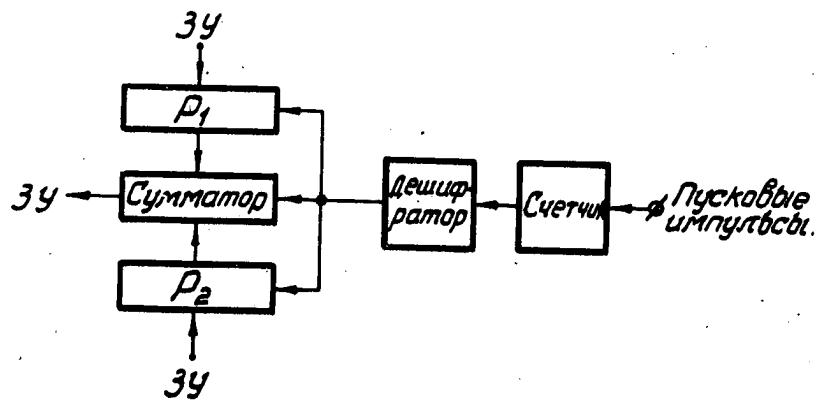


Рис. 26

матора и схемы управления АУ - четырехразрядного счетчика, от которого работал дешифратор с 15 выходами, подключенными к соответствующим управляемым шинам АУ.

При помощи данной схемы управления можно было автоматически выполнять следующие операции:

1-я операция

- 1) у"0" АУ;
- 2) прием 1-го числа на  $P_1$ ;
- 3) прием 2-го числа на  $P_2$ ;
- 4) передача числа из  $P_1$  в сумматор;
- 5) сложение числа, стоящего в сумматоре, с числом, находящимся в  $P_2$ ;
- 6) выдача результата.

2-я операция

- 1) у"0" АУ;
- 2) прием числа в регистр  $P_2$ ;
- 3) сдвиг числа;
- 4) выдача результата.

Переключение операций осуществлялось при помощи тумблеров.

К стабильности питающих напряжений высоких требований не предъявлялось. Так, напряжение + 15 в могло изменяться на  $\pm 8\%$ . Изменение коллекторного напряжения допускалось в пределах  $\pm 10\%$ .

В макете было использовано около 150 точечных триодов, вследствие чего суммарный темновой ток достигал 300 мА, поэтому в качестве делителей напряжений были взяты низкоомные реостаты. Таким образом, экономичность схем на точечных триодах получается более низкой, чем предполагается, если исходить только из мощности рассеяния на коллекторе.

Импульсы ГИ формировались в схеме на лампе 6П9 с трансформаторным вы-

ходом. Для лучшего согласования с нагрузкой коэффициент трансформации был взят большим (50:1). Один такой формирователь работал на все триггеры макета. Модуляция импульсов на выходе получалась незначительной. Испытания макета показали, что почти все узлы макета достаточно надежно работали при реальных нагрузках. Недостаточно надежными оказались лишь последовательные триодные вентили, работа которых в значительной мере зависит от питающих напряжений и амплитуды входных импульсов. Параллельные диодные вентили работали значительно лучше, однако и в этом случае амплитуда импульсов на выходе зависит от амплитуды входных импульсов. Кроме того, параллельные диодные вентили имеют малую мощность выходных сигналов.

Триоды работали в режимах, не превышавших предельно допустимые. В схеме формирователя  $U_k = -30 \text{ в}$ ,  $I_{k \text{ макс}} = 20 \text{ ма}$ ,  $P_k \leq 50 \text{ мвт}$ ; в остальных схемах  $U_k = -20 \text{ в}$ ,  $I_{k \text{ макс}} = 10 \text{ ма}$  (в импульсе),  $P_k \text{ макс} \leq 50 \text{ мвт}$ . Работа схем улучшается с увеличением граничной частоты, коэффициента усиления по току и с уменьшением темнового тока коллектора, а в динамических триггерах также и с увеличением сопротивления базы триода. Для формирователя импульсов имеет большое значение также входная характеристика триода.

В заключение следует отметить, что подтвержденные экспериментом исследования позволяют сделать вывод о возможности построения на основе описанных выше элементарных схем арифметического устройства параллельного действия на 40 двоичных разрядов, которое потребует около 900 полупроводниковых триодов и 40 электронных ламп. Потребляемая мощность (без электронных ламп) будет порядка 150 вт. Чистое время сложения (при операции с фиксированной запятой), не считая времени для подачи чисел на регистры, определяется примерно в 10 мсек.

Л И Т Е Р А Т У Р А

1. Бассер Ж.П., Схемы на полупроводниковых приборах. Пер. с франц., Изд. "Сов. радио", 1956, 167 стр.
2. Chaplin G.B.B., The Transistor Regenerative Amplifier as a Computer Element, Proc. I.E.E., P.III, 1954, v. 101, N73, pp. 298-307.
3. Felker J.H., Performance of the TRADIC Transistor Digital Computer, Proceedings of the Eastern Joint Computer Conference, 1954, Dec., pp. 8-10.
4. Hussey L., Semiconductor Diode Gates, Bell Syst. Techn. J., 1953, v.32, N5, pp. 1137-1154.
5. Shea R.F. and oths., Principles of Transistor Circuits, John Wiley and Sons, 1953, 535 pp.
6. Simkins Q.W. and Vogelsong J.H., Transistor Amplifiers for Use in a Digital Computer, Proc. IRE, 1956, v. 44, N1, pp. 43-55.
7. Vogelsong J.H., A Transistor Pulse Amplifier using External Regeneration, Proc. IRE, 1953, v. 41, N10, pp. 1444-1450.

С о д е р ж а н и е	стр.
Введение . . . . .	3
I. Элементарные схемы . . . . .	3
1. Динамический триггер . . . . .	3
2. Синхронизатор импульсов . . . . .	8
3. Формирователь импульсов . . . . .	10
4. Усилитель . . . . .	12
5. Вентили . . . . .	13
II. Основные узлы макета . . . . .	17
1. Регистр со сдвигом . . . . .	17
2. Сумматор . . . . .	19
3. Счетчик . . . . .	21
4. Дешифратор . . . . .	22
III. Макет арифметического устройства . . . . .	27

Поступило 13/II - 1957 г.

Зак. 5.

Tip. 500

ИТМ и ВТ АН СССР. Москва, Калужское шоссе, 71а